



H-A #4 03CO
IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

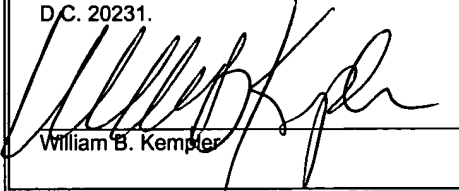
Applicant: Toshiyuki Matsuzaki
Serial No.: 09/742,036
Filed: 12/20/00
For: SOURCE DRIVER

Docket No.: TIJ-29142
Examiner: TBD
Art Unit: TBD

TRANSMITTAL LETTER ACCOMPANYING CERTIFIED COPY OF
PRIORITY APPLICATION UNDER 35 U.S.C § 119

Assistant Commissioner for Patents
Washington, D. C. 20231

MAILING CERTIFICATE UNDER 37 C.F.R. §1.8(A)
I hereby certify that this correspondence is being deposited with
the United States Postal Service as first class mail in an envelope
addressed to: Assistant Commissioner for Patents, Washington,
D.C. 20231.


William B. Kempler

4/18/01
Date

Sir:

Submitted herewith is a certified copy of Japanese Patent Application No.11(1999)-373492, filed on December 28, 1999 in the Japanese Patent Office and from which priority under 35 U.S.C § 119 is claimed for the above-identified application.

Respectfully submitted,


William B. Kempler
Senior Corporate Patent Counsel
Reg. No. 28,228

Texas Instruments Incorporated
PO BOX 655474, M/S 3999
Dallas, TX 75251
(972)917-5452
(972)917-4407



日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
in this Office.

出願年月日
Date of Application:

1999年12月28日

願番号
Application Number:

平成11年特許願第373492号

願人
Applicant(s):

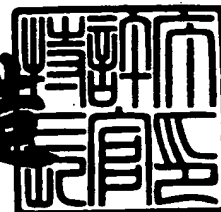
日本テキサス・インスツルメンツ株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2001年 1月19日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3112612

【書類名】 特許願

【整理番号】 990515

【提出日】 平成11年12月28日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 5/00

【発明の名称】 表示装置用モジュール

【請求項の数】 5

【発明者】

 【住所又は居所】 埼玉県鳩ヶ谷市南3丁目18番36号 日本テキサス・
 インスツルメンツ株式会社内

 【氏名】 松崎 敏之

【特許出願人】

 【識別番号】 390020248

 【氏名又は名称】 日本テキサス・インスツルメンツ株式会社

【代理人】

 【識別番号】 100094053

 【弁理士】

 【氏名又は名称】 佐藤 隆久

【手数料の表示】

 【予納台帳番号】 014890

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

 【包括委任状番号】 9102925

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 表示装置用モジュール

【特許請求の範囲】

【請求項 1】

n (n は自然数、 $n \geq 2$) 個の信号入力端子と、上記 n 個の信号入力端子にそれぞれ接続される n 個の入力端子及び n 個の出力端子を備え、制御信号が第 1 の論理レベルであるときに上記入力端子の 1 番目から n 番目までを上記出力端子の 1 番目から n 番目までにそれぞれ順次に接続し、上記制御信号が第 2 の論理レベルであるときに上記入力端子の 1 番目から n 番目までを上記出力端子の n 番目から 1 番目までにそれぞれ順次に接続する切り換え回路と、上記切り換え回路の出力端子から出力される画像信号に基づいて表示装置を駆動する駆動信号を生成する駆動信号生成回路と、上記駆動信号を出力するための m (m は自然数、 $m \geq 2$) 個の信号出力端子とを含む半導体チップと、

n 個の入力端子と、上記入力端子と上記半導体チップの信号入力端子とをそれぞれ接続する n 個の第 1 配線と、 m 個の出力端子と、上記出力端子と上記半導体チップの信号出力端子とをそれぞれ接続する m 個の第 2 配線とを含み、上記半導体チップが載置される第 1 の基板と、

上記第 1 の基板の n 個の入力端子にそれぞれ対応する複数組の n 個の信号端子と、 N (N は自然数、 $1 \leq N \leq n - 1$) 組目の信号端子の 1 番目から n 番目を $N + 1$ 組目の信号端子の n 番目から 1 番目までにそれぞれ順次に接続する複数組の n 個の配線を含み、上記 n 個の信号端子が上記第 1 の基板の n 個の入力端子に接続される第 2 の基板と、

を有する表示装置用モジュール。

【請求項 2】

奇数番目に配置される半導体チップに供給される制御信号の論理レベルと偶数番目に配置される半導体チップに供給される制御信号の論理レベルとが逆である請求項 1 に記載の表示装置用モジュール。

【請求項 3】

上記第 2 の基板の複数組の n 個の信号端子が直線的にほぼ一列に配置されてお

り、上記第 1 の基板の m 個の出力端子が液晶ディスプレイの信号電極に接続されている請求項 1 又は 2 に記載の表示装置用モジュール。

【請求項 4】

上記第 1 の基板がフレキシブル基板である請求項 1、2 又は 3 に記載の表示装置用モジュール。

【請求項 5】

上記第 1 の基板の入力端子及び第 2 の基板の信号端子がそれぞれ第 1 の端子及び第 2 の端子を含み、上記第 1 の基板の第 1 配線は上記第 1 の端子と上記半導体チップの信号入力端子とを接続する第 1 の配線部及び上記第 2 の端子と上記半導体チップの信号入力端子とを接続する第 2 配線部を含み、上記第 2 の基板の配線は隣り合う組の上記信号端子における上記第 2 の端子と上記第 1 の端子とを接続する請求項 1、2、3 又は 4 に記載の表示装置用モジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、液晶表示装置（LCD 装置：Liquid crystal display device）を駆動する駆動回路に関するものである。

【0002】

【従来の技術】

液晶表示装置は、液晶表示素子が行列状に配列して構成されている液晶パネル及び液晶パネルに駆動信号を出力する駆動回路によって構成されている。液晶パネルには、それぞれの液晶表示素子に駆動信号を伝送する信号線が配線されている。駆動回路は、これらの信号線を介して、液晶パネルの各液晶表示素子に表示画像に応じた駆動信号を印加することによって、液晶パネルに画像を表示させる。

【0003】

図 7 は一般的な液晶表示装置の一例を示している。図示のように、この液晶表示装置は、制御回路 10、複数のソースドライバー 20-1, 20-2, ..., 20-m (m は自然数、 $m > 2$)、データバス 30、及び液晶パネル（LCD パネ

ル) 40によって構成されている。

【0004】

LCDパネル40は、上述したように、複数の液晶表示素子を行列状に配置して構成されている。例えば、XGA規格のLCDパネルでは、 1024×768 個の液晶表示素子によって構成されている。即ち、1024個の液晶表示素子によってLCDパネルの一行(ライン)分を構成し、LCDパネルは全部で768ラインの液晶表示素子によって構成されている。各液晶表示素子によって、画像の一面素が表示される。

【0005】

複数のソースドライバー20-1, 20-2, ... 20-mによって、液晶表示装置の駆動回路が構成される。図7に示すように、各ソースドライバーは、データバス30を介して入力される $n+1$ ビットのデータ D_0, D_1, \dots, D_n に応じて、アナログ信号である駆動信号を生成し、その駆動信号をそれぞれの信号線に出力する。即ち、各ソースドライバー20-1, 20-2, ... 20-mは、入力される $n+1$ ビットのデジタル信号をアナログ信号に変換するD/Aコンバータを備えており、制御回路10から入力されるクロック信号及び他の制御信号に応じて、データバス30を介して入力される $n+1$ ビットデジタル信号をアナログ信号に変換して、順次各信号線に出力する。それぞれの信号線にLCDパネル40の一行分の液晶表示素子が接続されている。即ち、各ソースドライバー20-1, 20-2, ... 20-mは、信号線を介してLCDパネル40に一ライン分ずつ表示信号を出力し、各ラインの駆動信号を順次LCDパネル40に出力することによって、一フレームの画像をLCDパネル40に表示することができる。

【0006】

図8は、駆動回路を構成するソースドライバーの一例を示している。なお、図7に示す各ソースドライバー20-1, 20-2, ... 20-mは、同じ構成を有するので、ここでは、符号20を付して一般的なソースドライバーを表記する。

ソースドライバー20は、例えば、TCP (Tape carrier package) に形成され、可撓性を有するフレキシブルプリント配線板(以下、便宜上単にフレキシブ

ル配線板という) 22の表面にシリコン基板24が樹脂で封止されて構成されている。また、フレキシブル配線板22の表面には、所定のパターンを有する金属膜からなる配線26が形成されており、配線26を介してシリコン基板上に形成された集積回路(IC)と外部との信号伝達が行われる。

図8において、I1, I2, ..., I8及びO1, O2, O3は、フレキシブル配線板22の表面上に、所定のパターンを有する金属膜によって形成された入出力パッドである。また、i1, i2, ..., i8及びo1, o2, o3は、シリコン基板24にある信号の入力及び出力端子を示す。ここで、一例として、8個の入力パッドと3個の出力パッドを示しているが、実際のソースドライバーは、取り扱う入出力信号の数に応じて入出力パッド数が変わる。

【0007】

図7に示すように、駆動回路は、複数のソースドライバー20-1, 20-2, ..., 20-mを有する。通常、6~12個程度のソースドライバーによって、LCDパネルが駆動される。例えば、上述したXGA規格のLCDパネルの場合、1ラインに1024画素を有し、それぞれの画素をR, G, Bの3色を映す液晶表示素子で表示するので、1ラインの画素を表示するために1024×3本の信号線を駆動する必要がある。ソースドライバー1個あたりで、例えば、384本の出力信号線を有する場合、8個のソースドライバーによって、1ライン上の全ての液晶表示素子を駆動することができる。

【0008】

【発明が解決しようとする課題】

ところで、最近、LCDパネルの大型化及び高精細化が進むに連れて、駆動回路に対する要求が益々厳しくなっている。例えば、高精細化に伴い、1ライン上の画素数が増え、それに応じて駆動する信号線の本数が増えるのみではなく、駆動信号の高速化が要求される。さらに、LCDパネルの大型化によって、駆動する信号線の長さが増し、駆動回路の負荷容量が大きくなるとともに、駆動回路に画像データを伝達する信号線の長さも増加する。このため、従来の駆動回路及びその配線方式では、伝送信号の歪みが大きくなり、期待通りの波形をもつ信号をそれぞれのソースドライバーに供給することが困難になるという不利益があ

る。

【0009】

その原因の一つは、図7に示すデータバス30と各ソースドライバーとの間に形成されている配線によって生じる。この配線の長さを L_{sb} とすると、 L_{sb} が長いほど波形の歪みが大きくなる。

また、データバス30の各信号線は、データバス30と各ソースドライバーとの間に形成されている信号線とは基板上の別々の配線層に形成されているので、多層配線基板を用いることが必要である。

【0010】

データバス30と各ソースドライバー間の配線長 L_{sb} を短くするために、図9に示すようにソースドライバーを縦置きにする配置も考えられる。しかし、LCDパネルを駆動する各ソースドライバーは、100～400本程度の信号線を駆動するので、ソースドライバーの配線領域を広くとる必要があり、メモリシステムとは異なり、図9に示すような縦置きの配置は、配線領域を確保することが困難で、通常採用できない。

【0011】

本発明は、かかる事情に鑑みてなされたものであり、その目的は、高速な信号を低歪みで供給でき、高速で大負荷の信号線を駆動できる表示装置用モジュールを提供することにある。

【0012】

【課題を解決するための手段】

上記目的を達成するため、本発明の表示装置用モジュールは、 n (n は自然数、 $n \geq 2$) 個の信号入力端子と、上記 n 個の信号入力端子にそれぞれ接続される n 個の入力端子及び n 個の出力端子を備え、制御信号が第1の論理レベルであるときに上記入力端子の1番目から n 番目までを上記出力端子の1番目から n 番目までにそれぞれ順次に接続し、上記制御信号が第2の論理レベルであるときに上記入力端子の1番目から n 番目までを上記出力端子の n 番目から1番目までにそれぞれ順次に接続する切り換え回路と、上記切り換え回路の出力端子から出力される画像信号に基づいて表示装置を駆動する駆動信号を生成する駆動信号生成回

路と、上記駆動信号を出力するための m (m は自然数、 $m \geq 2$) 個の信号出力端子とを含む半導体チップと、 n 個の入力端子と、上記入力端子と上記半導体チップの信号入力端子とをそれぞれ接続する n 個の第 1 配線と、 m 個の出力端子と、上記出力端子と上記半導体チップの信号出力端子とをそれぞれ接続する m 個の第 2 配線とを含み、上記半導体チップが載置される第 1 の基板と、上記第 1 の基板の n 個の入力端子にそれぞれ対応する複数組の n 個の信号端子と、 N (N は自然数、 $1 \leq N \leq n - 1$) 組目の信号端子の 1 番目から n 番目を $N + 1$ 組目の信号端子の n 番目から 1 番目までにそれぞれ順次に接続する複数組の n 個の配線を含み、上記 n 個の信号端子が上記第 1 の基板の n 個の入力端子に接続される第 2 の基板とを有する。

【0 0 1 3】

本発明の表示装置用モジュールは、好適には、奇数番目に配置される半導体チップに供給される制御信号の論理レベルと偶数番目に配置される半導体チップに供給される制御信号の論理レベルとが逆である。

また、本発明の表示装置用モジュールは、好適には、上記第 2 の基板の複数組の n 個の信号端子が直線的にほぼ一列に配置されており、上記第 1 の基板の m 個の出力端子が液晶ディスプレイの信号電極に接続されている。

また、本発明の表示装置用モジュールは、好適には、上記第 1 の基板がフレキシブル基板である。

【0 0 1 4】

更に、本発明の表示装置用モジュールは、上記第 1 の基板の入力端子及び第 2 の基板の信号端子がそれぞれ第 1 の端子及び第 2 の端子を含み、上記第 1 の基板の第 1 配線は上記第 1 の端子と上記半導体チップの信号入力端子とを接続する第 1 の配線部及び上記第 2 の端子と上記半導体チップの信号入力端子とを接続する第 2 配線部を含み、上記第 2 の基板の配線は隣り合う組の上記信号端子における上記第 2 の端子と上記第 1 の端子とを接続する。

【0 0 1 5】

【発明の実施の形態】

第 1 実施形態

図 1 は本発明に係る駆動回路の第 1 の実施形態を示す回路図である。

図 1 は、本発明の第 1 の実施形態の駆動回路を構成するソースドライバーの配置及び各ソースドライバーに信号を供給するデータバス配線の配線方法を示している。なお、図 1 では、ソースドライバー 100-1, 100-2, 100-3 からなる駆動回路の一部分を示している。各ソースドライバーにおいて、それぞれ 6 本の入力信号線によって、例えば、デジタル信号が供給される。また、各ソースドライバーから LCD パネルに駆動信号を伝送する信号線が省略されている。実際の駆動回路は、例えば、6～12 程度のソースドライバーを有し、各ソースドライバーに、デジタル信号を供給する 6 本のデジタル信号線のほか、クロック信号及び他の制御信号を供給するクロック信号線及び制御信号線が接続され、さらに、ソースドライバーによって駆動される 100～400 本程度の信号線が接続されている。

【0016】

図 2 は、本実施形態の駆動回路を構成するソースドライバーの一構成例を示している。図 1 に示す駆動回路を構成するそれぞれのソースドライバー 100-1, 100-2, 100-3 は、同じ構成を有するので、図 2 では、一般性を失わずに、符号 100 を付して、本実施形態の駆動回路を構成するソースドライバーを表記する。

【0017】

本実施形態の駆動回路を構成するソースドライバー 100 は、例えば、可撓性を有するフレキシブル配線板の表面にシリコン基板（半導体チップ）110 を樹脂で封入して形成されている。さらに、フレキシブル配線板の表面に、所定のパターンを有する金属膜からなる入力パッド部 130、出力パッド部 140、入力パッド部 130 とシリコン基板 110 の入力端子間の配線 132 及びシリコン基板 110 の出力端子と出力パッド部 140 との間の配線 142 がそれぞれ形成されている。シリコン基板上に形成された集積回路（IC）によって、入力パッド部 130 から入力されるデジタル信号、クロック信号及びその他の制御信号に応じて、LCD パネルを駆動する駆動信号が生成され、その駆動信号が配線 142 及び出力パッド部 140 を介して LCD パネルに供給される。

【0018】

シリコン基板 1 1 0 の上に形成されている集積回路に、スイッチ部 1 2 0 と処理部 1 2 2 が設けられている。スイッチ部 1 2 0 は、入力パッド 1 5 0 を介して入力される切り換え制御信号 S_W に応じて、入力端子 $i 1'$, $i 2'$, …, $i 6'$ から入力される信号を所定の並び順序に切り換えて、出力端子 $i 1$, $i 2$, …, $i 6$ にそれぞれ出力する。さらに、スイッチ部 1 2 0 の出力端子 $i 1$, $i 2$, …, $i 6$ は、それぞれ処理部 1 2 2 の入力端子 $j 1$, $j 2$, …, $j 6$ に接続されている。

【0019】

図 3 は、スイッチ部 1 2 0 の動作原理を示す図であり、切り換え制御信号 S_W がローレベル “L” 及びハイレベル “H” のとき、スイッチ部 1 2 0 の入力端子 $i 1'$, $i 2'$, …, $i 6'$ と出力端子 $i 1$, $i 2$, …, $i 6$ との接続関係をそれぞれ示している。図示のように、切り換え制御信号 S_W がローレベル “L” のとき、端子 $i 1'$ に入力される信号が出力端子 $i 1$ に出力され、端子 $i 2'$ に入力される信号が出力端子 $i 2$ に出力され、…、端子 $i 6'$ に入力される信号が出力端子 $i 6$ に出力される。

一方、切り換え制御信号 S_W がハイレベル “H” のとき、スイッチ部 1 2 0 によって、入力端子 $i 1'$, $i 2'$, …, $i 6'$ に入力される信号の並び順番が入れ換えて、出力端子 $i 1$, $i 2$, …, $i 6$ に出力される。例えば、端子 $i 1'$ に入力される信号が出力端子 $i 6$ に出力され、端子 $i 2'$ に入力される信号が出力端子 $i 5$ に出力され、端子 $i 6'$ に入力される信号が出力端子 $i 1$ に出力される。

【0020】

上述したように、ソースドライバー 1 0 0 にスイッチ部 1 2 0 が設けられ、外部から入力される切り換え制御信号 S_W に応じて、入力端子 $i 1'$, $i 2'$, …, $i 6'$ に入力される信号が並び替えられて処理部 1 2 2 の入力端子 $i 1$, $i 2$, …, $i 6$ に供給される。

【0021】

図 2 に示すソースドライバー 1 0 0 を複数個用いて駆動回路を構成する場合、

例えば、奇数番目と偶数番目のソースドライバーにそれぞれレベルの異なる切り換え制御信号 S_W を入力する。これによって、データバス 200 のそれぞれの信号線は、図 1 に示すように配線できる。即ち、デジタル信号 D_1, D_2, \dots, D_6 を入力するデータバス 200 の各信号線は、互いに交差することなく、平行して配線される、いわゆる一筆書きのような配線パターンで配線することができる。

【0022】

図 1 に示すように、1 番目のソースドライバー 100-1 にローレベル、例えば、接地電位 GND のレベルを有する切り換え制御信号 S_W が入力され、2 番目のソースドライバー 100-2 にハイレベル、例えば、電源電圧 V_{DD} のレベルの切り換え制御信号 S_W が入力され、3 番目のソースドライバー 100-3 にローレベルの切り換え制御信号 S_W が入力される。即ち、奇数番目のソースドライバーにローレベルの切り換え制御信号 S_W が入力され、偶数番目のソースドライバーにハイレベルの切り換え制御信号 S_W が入力される。

【0023】

奇数番目のソースドライバー 100-1 または 100-3 において、デジタル信号 D_1, D_2, \dots, D_6 を供給するデータバスの信号線がそれぞれパッド I_1, I_2, \dots, I_6 に接続されている。ソースドライバー 100-1 及び 100-3 にはローレベルの切り換え制御信号 S_W が入力されるので、パッド I_1, I_2, \dots, I_6 に入力されるデジタル信号がそれぞれスイッチ部 120 によって、その出力端子 i_1, i_2, \dots, i_6 に出力される。

一方、偶数番目のソースドライバー 100-2 においては、デジタル信号 D_1, D_2, \dots, D_6 を供給するデータバスの信号線がそれぞれパッド I_6, I_5, \dots, I_1 に接続されている。ソースドライバー 100-2 にはハイレベルの切り換え制御信号 S_W が入力されるので、入力パッド I_6, I_5, \dots, I_1 に入力されるデジタル信号がスイッチ部 120 によって並び替えられ、それぞれその出力端子 i_1, i_2, \dots, i_6 に出力される。

【0024】

このように、図 1 に示すデータバス 200 の配線パターンにおいて、奇数番目

と偶数番目のソースドライバーにそれぞれ異なる切り換え制御信号 S_w を供給することによって、各ソースドライバーの処理部の入力端子 $i 1, i 2, \dots, i 6$ に、デジタル信号 $D 1, D 2, \dots, D 6$ が正しい並び順番で入力される。

【 0 0 2 5 】

図 4 は、本実施形態の駆動回路及び LCD パネルによって構成されている液晶表示装置の一部分を示す構成図である。図 4 (a) は、液晶表示装置の平面図であり、図 4 (b) は、液晶表示装置の断面図である。図示のように、液晶表示装置は、基板 2 2 0 の上に形成されている制御回路 2 1 0、TCP 構造の複数のソースドライバー 1 0 0 - 1, 1 0 0 - 2, \dots , 1 0 0 - m 及び LCD パネル 2 4 0 によって構成されている。

【 0 0 2 6 】

基板 2 2 0 の上に、制御回路 2 1 0 の他に、各ソースドライバー 1 0 0 - 1, 1 0 0 - 2, \dots , 1 0 0 - m にデジタル信号を伝送するデータバス 2 0 0 及びデータバスの終端抵抗 2 6 0 がそれぞれ形成されている。

図 4 (b) の断面図は、図 4 (a) における線 A - A' に沿った断面図である。図示のように、ソースドライバー 1 0 0 - i ($i = 1, 2, \dots, m$) は、フレキシブル配線板 1 1 2 及び当該フレキシブル配線板 1 1 2 の上に樹脂で封入されたシリコン基板 1 1 0 によって構成されている。フレキシブル配線板 1 1 2 の表面に、所定のパターンに形成されている金属膜によって、入出力パッド及び配線がそれぞれ形成され、データバス 2 0 0 によって伝送されるデジタル信号は、フレキシブル配線板に形成されている入力パッド及び配線を介して、シリコン基板上に形成されている集積回路に入力される。集積回路のスイッチ部 1 2 0 によって、入力されるデジタル信号が切り換え制御信号 S_w に応じて並び替えられ、処理部 1 2 2 に入力される。処理部 1 2 2 において、入力されるデジタル信号及びその他の制御信号に応じて LCD パネル 2 4 0 を駆動する信号が生成される。駆動信号がフレキシブル配線板に形成されている配線及び出力パッドを介して、LCD パネル 2 4 0 のそれぞれの信号線に出力される。

【 0 0 2 7 】

なお、図 4 (a) には示していないが、基板 2 2 0 に配線されているデータバ

ス 2 0 0 の各信号線は、図 1 に示すように、互いに交差することなく一筆書きのような配線パターンで配線されているので、基板 2 2 0 において、データバス 2 0 0 は、1 層の配線で形成することができる。さらに、データバス 2 0 0 からソースドライバのシリコン基板までの配線長 L_{sb} は、図 1 及び図 2 に示すように、ほぼフレキシブル配線板上の入力パッドとシリコン基板上的入力端子との間の配線長によって決まる。このため、当該配線長 L_{sb} は、従来の駆動回路における配線方法に比べて大幅に短縮され、ソースドライバに供給される信号の波形歪みを低減できる。即ち、本実施形態の駆動回路及びその配線方法によって、信号の波形歪みを抑制しながら、ソースドライバに高速なデジタル信号を供給することが可能である。

【 0 0 2 8 】

第 2 実施形態

図 5 は本発明に係る駆動回路の第 2 の実施形態を示す回路図である。

図示のように、本実施形態の駆動回路は、ソースドライバ 1 0 2 - 1, 1 0 2 - 2, ..., 1 0 2 - 3 ... によって構成されている。本実施形態の駆動回路を構成するソースドライバは、上述した第 1 の実施形態のソースドライバと同じように、シリコン基板上に形成されている集積回路にスイッチ部が設けられる。当該スイッチ部は、切り換え制御信号 S_w に応じて入力パッド I 1 1, I 2 1, ..., I 6 1 に入力されるデジタル信号 D 1, D 2, ..., D 6 を所定の順番に並び替えて、処理部に供給する。

【 0 0 2 9 】

図 6 は、ソースドライバの一構成例を示している。ここで、符号 1 0 2 を付して、本実施形態の駆動回路を構成するソースドライバを表記している。なお、本実施形態のソースドライバ 1 0 2 は、例えば、フレキシブル配線板の表面にシリコン基板 1 1 0 を樹脂で封入して形成されている。さらに、フレキシブル配線板の表面に、所定のパターンを有する金属膜からなる入力パッド部 1 3 0 a、入力パッドとシリコン基板 1 1 0 の各入力端子との間の配線 1 3 2 a、出力パッド部 1 4 0 及び出力パッドとシリコン基板 1 1 0 との間の配線 1 4 2 がそれぞれ形成される。シリコン基板上に形成された集積回路 (IC) によって、入力パ

ッド部 1 3 2 から入力されるデジタル信号、クロック信号及びその他の制御信号に応じて、LCD パネルを駆動する駆動信号が生成され、その駆動信号が信号線 1 4 2 及び出力パッド部 1 4 0 を介して LCD パネルに供給される。

【0 0 3 0】

図示のように、ソースドライバ 1 0 2 において、入力パッド部 1 3 2 は、それぞれペアをなしている複数組のパッドによって構成されている。各ペアにおける二つのパッドとシリコン基板 1 1 0 上の入力端子との間に、平行して配線されている 2 本の信号線が形成されている。例えば、ペアをなしているパッド I 1 1, I 1 2 とシリコン基板上のスイッチ部 1 2 0 の入力端子 $i 1'$ との間に、それぞれ信号線が形成されている。このように、それぞれのパッドペアとシリコン基板 1 1 0 の入力端子との間に、“U” 字型の配線が形成されている。

【0 0 3 1】

パッド部 1 3 0 a のそれぞれパッドから入力されるデジタル信号がスイッチ部 1 2 0 の入力端子 $i 1'$, $i 2'$, ..., $i 6'$ に入力される。スイッチ部 1 2 0 は、入力パッド 1 5 0 から入力される切り換え制御信号 S_W に応じて、入力端子 $i 1'$, $i 2'$, ..., $i 6'$ に入力されるデジタル信号を並び替えて、出力端子 $i 1$, $i 2$, ..., $i 6$ に出力する。なお、スイッチ部 1 2 0 の動作は、上述した第 1 の実施形態のソースドライバのスイッチ部と同じであるので、それぞれの入出力端子は図 3 に示すように、切り換え制御信号 S_W に応じて接続関係が切り換えられる。

【0 0 3 2】

スイッチ部 1 2 0 の出力端子 $i 1$, $i 2$, ..., $i 6$ から出力される信号及びパッド I 7 1, I 8 1 から入力されるクロック信号または他の制御信号が処理部 1 2 2 の入力端子 $j 1$, $j 2$, ..., $j 7$, $j 8$ にそれぞれ入力される。処理部 1 2 2 は、これらの入力端子から入力される信号に応じて、LCD パネルを駆動する駆動信号を生成し、出力端子 $k 1$, $k 2$, ..., $k n$ に出力する。出力端子 $k 1$, $k 2$, ..., $k n$ から出力される駆動信号は配線 1 4 2 及び出力パッド O 1, O 2, ..., O n を介して、それぞれ LCD パネルに供給される。

【0 0 3 3】

上述したように、本実施形態の駆動回路において、それぞれのソースドライバースイッチ部が設けられ、当該スイッチ部は切り換え制御信号 S_W に応じて入力されるデジタル信号を所定の順番に並び替えて、処理部に入力するので、図 5 に示すように、デジタル信号 D_1, D_2, \dots, D_6 を伝送するデータバスの各信号線は、互いに交差することなく一筆書きのような配線パターンで配線され、データバス 200 は 1 層の配線で形成することができる。

【0034】

さらに、本実施形態の駆動回路では、それぞれのソースドライバースイッチ部において、入力パッドが一对のパッドペアによって構成され、パッドペアの各パッドとシリコン基板上の入力端子との間にそれぞれ信号線が形成されるので、パッドペアの一方に入力される信号がそのパッドとシリコン基板上の入力端子間の配線を通してシリコン基板上の入力端子に入力され、さらに当該入力端子からもう一本の配線を介して、他方のパッドに伝送される。このように入力信号がパッドペアの一方のパッドからシリコン基板上の入力端子に入力され、さらに入力端子から他方のパッドに伝送される。これによって、入力パッドからシリコン基板上の入力端子までの信号線の分岐を無くすことができるので、信号線の分岐によって生じる信号の反射を抑制でき、ソースドライバースイッチ部の入力信号の波形歪みを低減できる。

【0035】

以上説明したように、本実施形態の駆動回路によれば、ソースドライバースイッチ部にデジタル信号を供給するデータバスの配線を 1 層配線によって容易に行なえ、それぞれのソースドライバースイッチ部の入力パッドとシリコン基板上の信号線の分岐を無くすことができ、信号線の分岐によって生じる入力信号の波形歪みを抑制できる。

【0036】

なお、以上の説明では、LCD パネルの駆動回路を例としたが、本発明の駆動回路は、LCD パネル用に限定されることなく、高速の信号で大負荷をもつ信号線を駆動する他の駆動回路に、本発明の原理を適用できることはいうまでもない。特に、複数本の信号線からの入力信号を複数の駆動素子に供給する場合に、本発明の駆動回路が有効である。

【0037】

【発明の効果】

以上説明したように、本発明の駆動回路によれば、駆動回路内部に複数の入力信号の並び順序を切り換えるスイッチ部を設けることによって、基板上の信号線を互いに交差することなく、一筆書きのような配線パターンで配線でき、信号線の分岐を減らし、信号の反射による影響を低減することによって、信号波形の歪みを抑制できる。

さらに、本発明によれば、駆動回路を構成するソースドライバーにおいて、入力パッドをペアに形成し、それぞれのパッドと内部回路の入力端子との間に配線することによって、入力パッドと内部回路の入力端子との間の信号線の分岐を無くし、信号の反射を抑制することによって、信号波形の歪みを低減できる利点がある。

【図面の簡単な説明】

【図 1】

本発明に係る LCD パネル駆動回路の第 1 の実施形態を示す回路図である。

【図 2】

本実施形態の駆動回路を構成するソースドライバーの一構成例を示す図である。

【図 3】

ソースドライバーのスイッチ部の動作を示す図である。

【図 4】

本実施形態の駆動回路を用いて構成された液晶表示装置の一構成例を示す図である。

【図 5】

本発明に係る LCD パネル駆動回路の第 2 の実施形態を示す回路図である。

【図 6】

第 2 の実施形態の駆動回路を構成するソースドライバーの一構成例を示す図である。

【図 7】

一般的な液晶表示装置の構成例を示す図である。

【図 8】

ソースドライバの一構成例を示す図である。

【図 9】

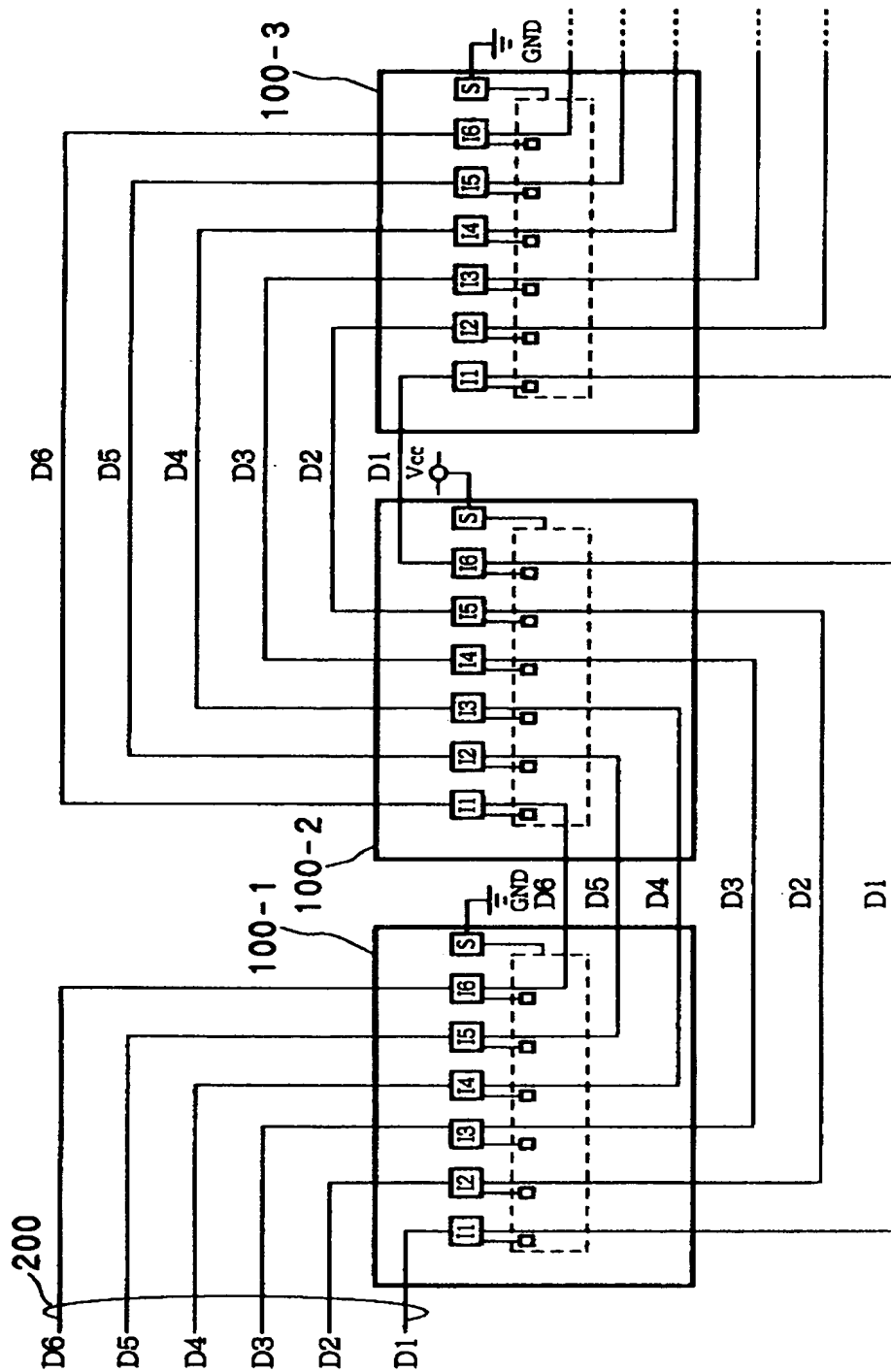
ソースドライバの他の配置例を示す図である。

【符号の説明】

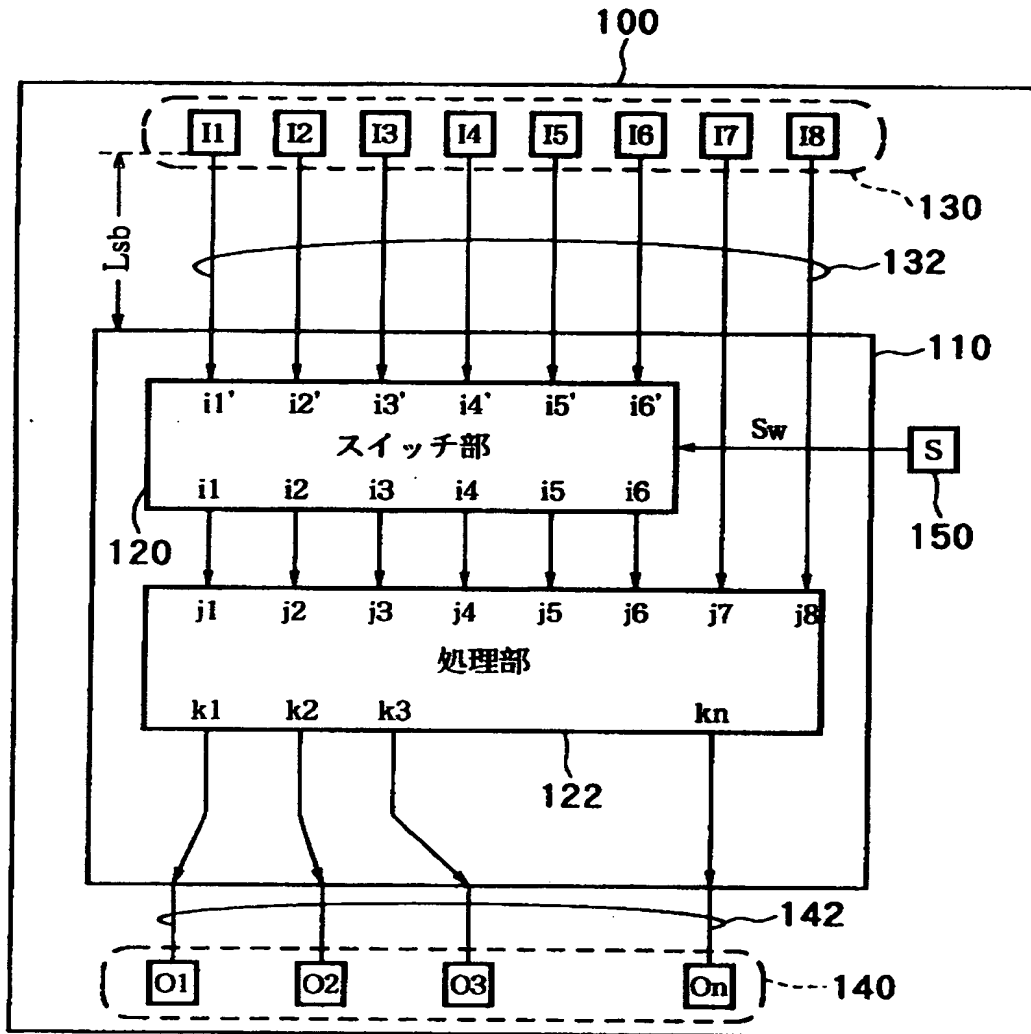
1 0 …制御回路、
2 0 - 1, 2 0 - 2, …, 2 0 - m …ソースドライバ、
3 0 …データバス、
4 0 …LCD パネル、
5 0 …終端抵抗、
1 0 0 …ソースドライバ、
1 1 0 …シリコン基板、
1 1 2 …フレキシブル配線板、
1 2 0 …スイッチ部、
1 2 2 …処理部、
1 3 0, 1 3 0 a …入力パッド部、
1 3 2, 1 3 2 a …配線、
1 4 0 …出力パッド部、
1 4 2 …配線、
1 5 0 …切り換え制御信号入力パッド、
2 0 0 …データバス、
2 1 0 …制御回路、
2 2 0 …基板、
2 4 0 …LCD パネル、
2 6 0 …終端抵抗、
 V_{CC} …電源電圧、GND …接地電位。

【書類名】 図面

【図 1】



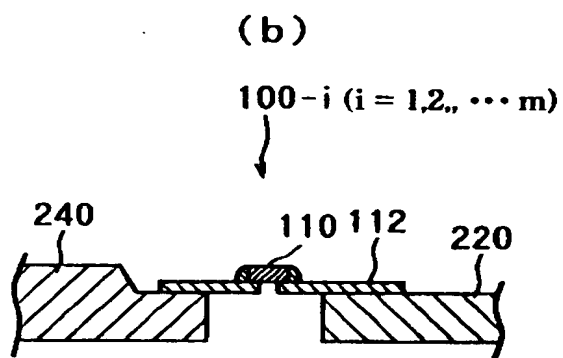
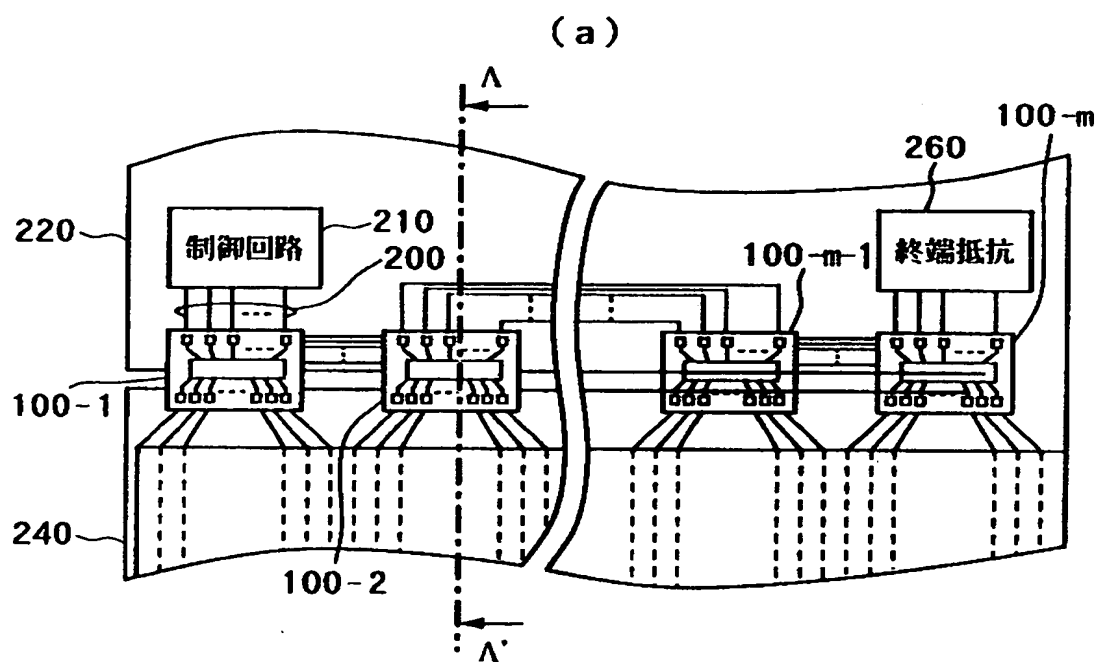
【図 2】



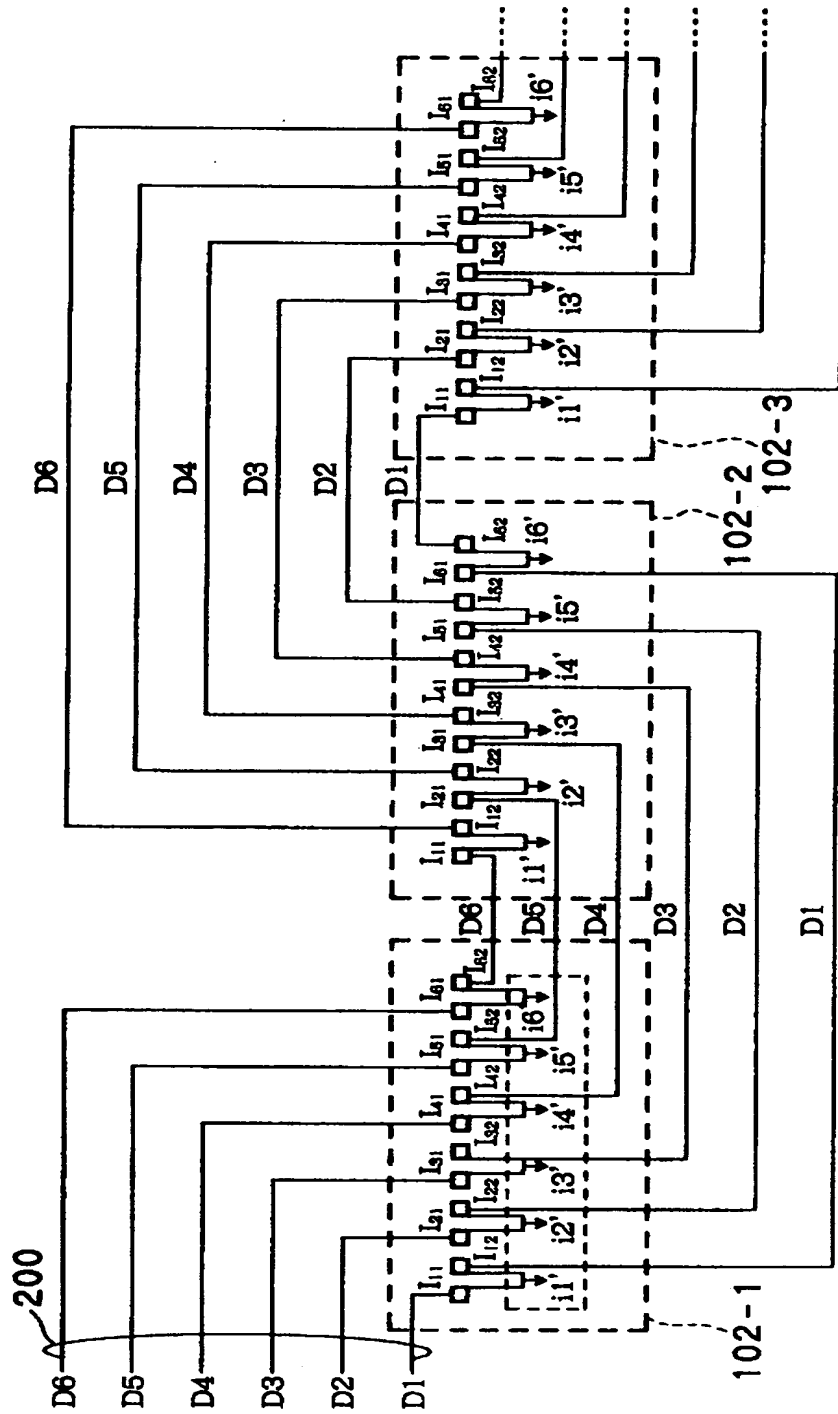
【図 3】

Sw	入力	i1'	i2'	i3'	i4'	i5'	i6'
L	出力	i1	i2	i3	i4	i5	i6
H		i6	i5	i4	i3	i2	i1

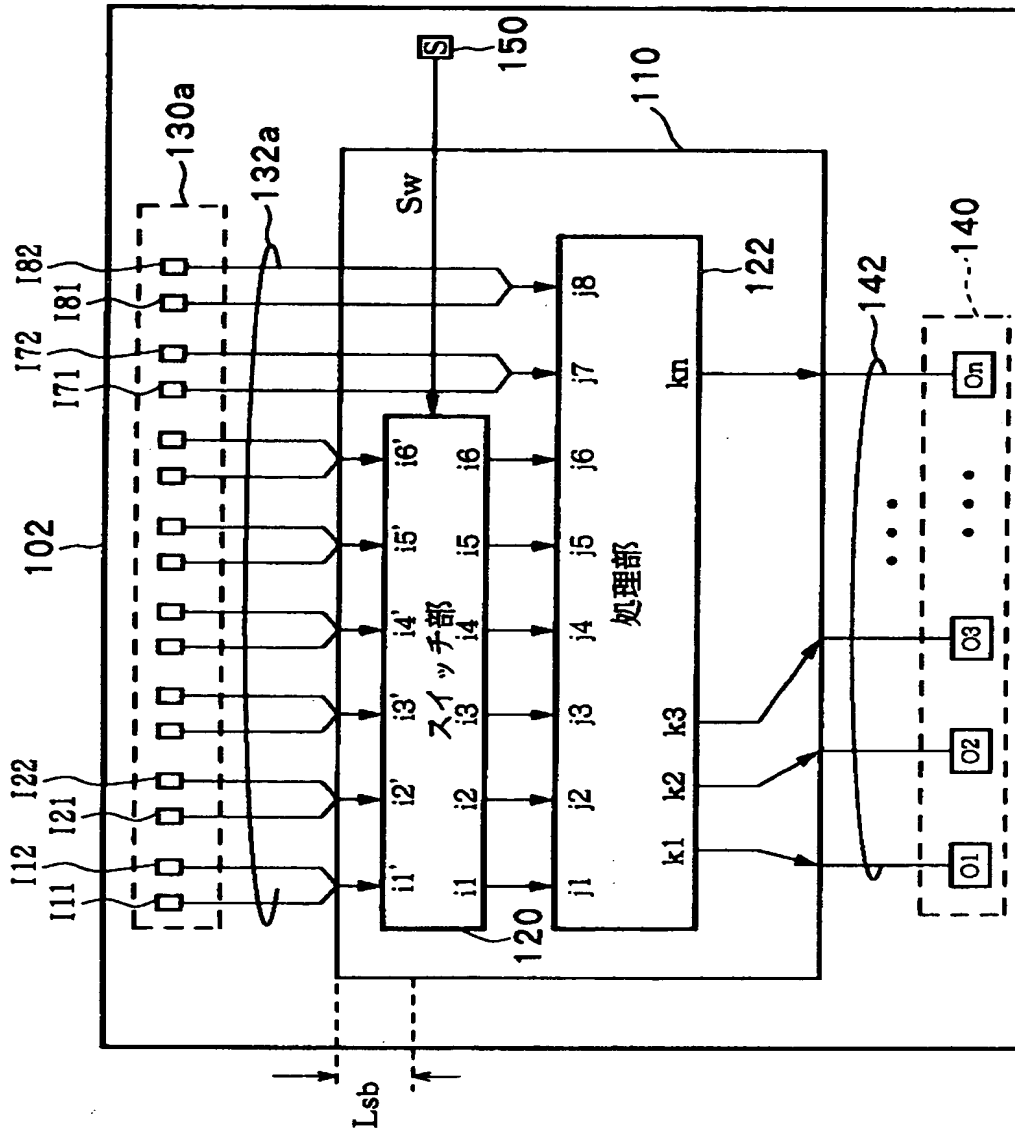
【圖 4】



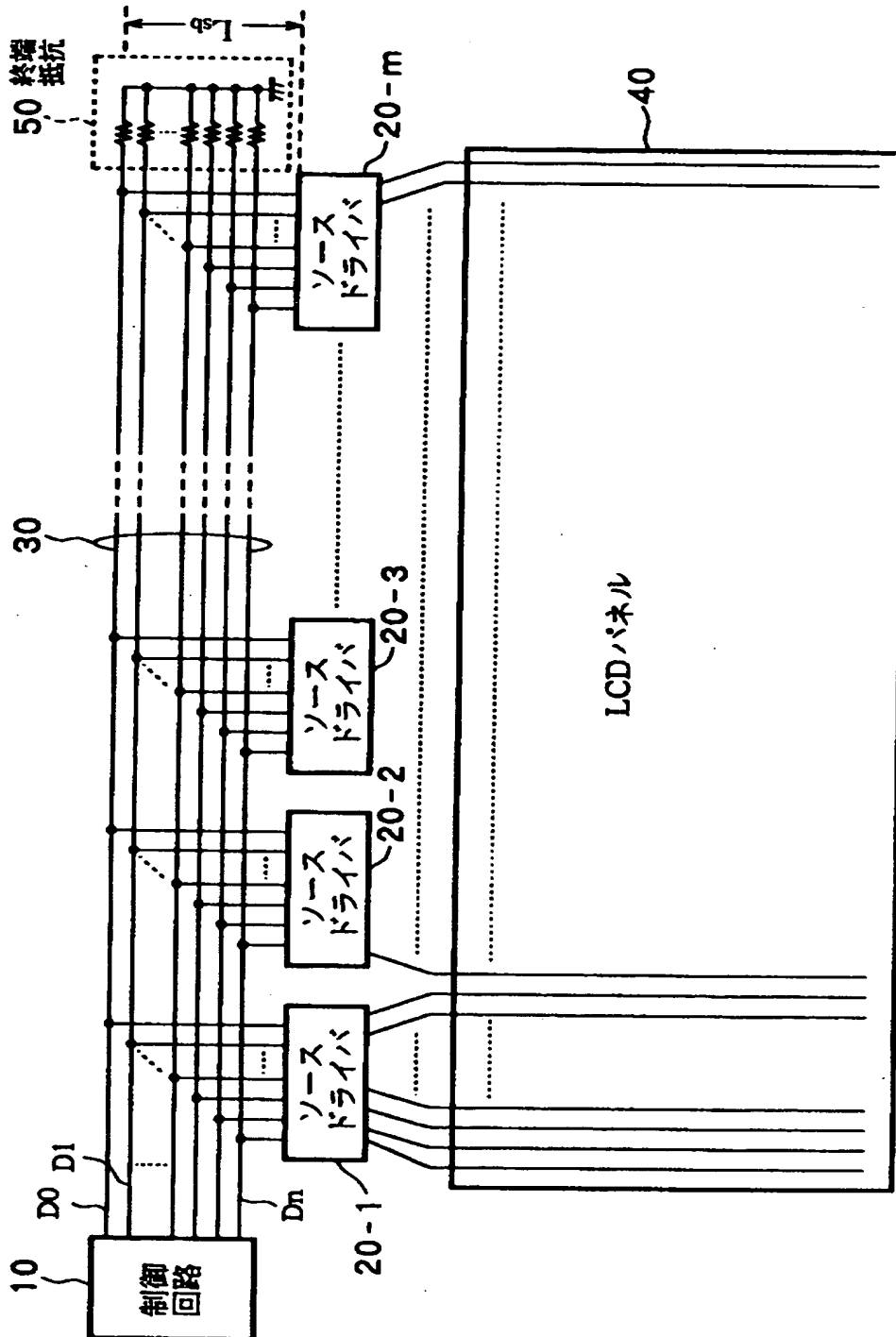
【図 5】



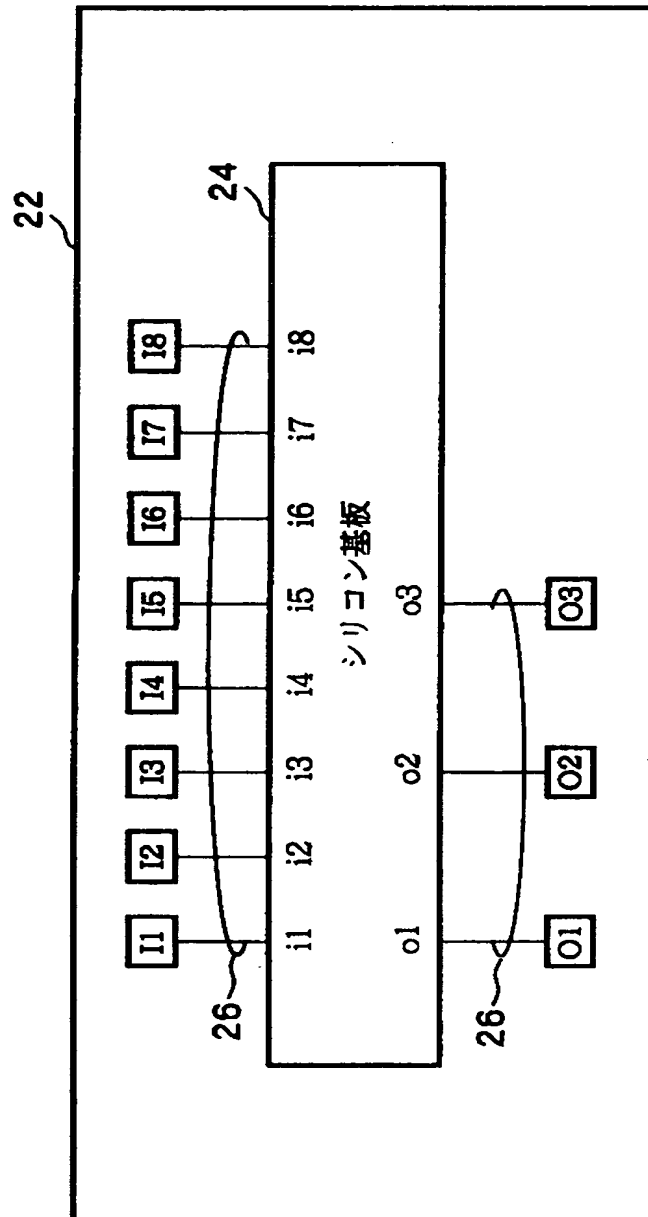
【図 6】



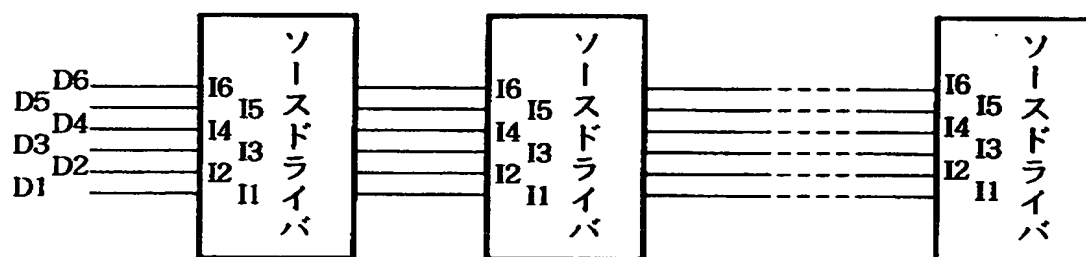
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 高速な信号を低歪みで供給でき、高速で大負荷の信号線を駆動できる表示装置用モジュールを提供する。

【解決手段】 切り換え制御信号に応じて複数の入力信号を並び替えて内部回路に入するスイッチ部及び上記スイッチ部の出力信号に応じて所定の信号処理に基づき駆動信号を生成する内部処理回路を有するソースドライバーを複数配置し、奇数と偶数番目のソースドライバーに異なるレベルの切り換え制御信号を供給し、上記複数の入力信号を伝送する信号線を互いに交差せず、平行して基板上に配線し、それぞれのソースドライバーに入力信号を供給するので、入力信号線とソースドライバーの入力端子との間の分岐線を短縮でき、信号の反射を抑制でき、信号波形の歪みを抑制できる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [390020248]

1. 変更年月日	1999年11月19日
[変更理由]	住所変更
住 所	東京都新宿区西新宿六丁目24番1号
氏 名	日本テキサス・インスツルメンツ株式会社